
回路図と回路記号

高知工科大学 工学部 システム工学群（電子系）

橘 昌良

初版 2013-04-03

Chapter 1

回路図と回路記号

回路図とは回路がどのようなものであるかを図で表したものである。回路図で表現されるものは、(1) 回路素子の種類と各種パラメータ、(2) 回路素子の接続関係であり、回路素子は回路記号で表現する。回路素子のパラメータとしては、トランジスタや集積回路などの型番、抵抗値、容量値などの定数があり、回路素子を相互に接続するのが配線である。回路の表現方法、つまり回路図の描き方は、JIS 規格、IEC 規格などの工業規格で定められているが、この資料では厳密には考えずに教科書や専門書などの文献で使用されているものを説明する。

ここでいう回路素子は回路部品とは異なるものである。回路部品は実際の回路を作成する際に必要となる部品で、機構部品やプリント基板などを含み、回路図には記述されないものもある。また、回路図上では表現されているが、部品として存在しないものもある。このため、回路を説明するために使用される回路図、設計/解析するために使われる回路図、回路を作成するための回路図は異なったものになることがある。

1.1 回路素子

回路素子は大きく分けて (1) 受動素子、(2) 能動素子、(3) 機械素子に分類できる。

1. 受動素子 (passive element): 抵抗、キャパシタ、インダクタ、電圧源、電流源など。
2. 能動素子 (active element): トランジスタ、MOS FET、ダイオードなど。
3. 機械素子 (mechanical element): スイッチ、ターミナル(端子)、基板、筐体など。

回路記号は回路素子を記号で表したものである。この資料では、おもに受動素子と能動素子(半導体)の回路記号について説明する。

1.2 回路図の例

回路図の例を Fig.1.1, Fig.1.2 に示す。Fig.1.1 は AD コンバータの前段に付ける増幅回路、Fig.1.2 はエミッタ接地増幅回路の例である。これら二つの回路図の書き方には大きな差がある。Fig.1.1 は回路を作成するご意識してオペアンプや抵抗、キャパシタなどのパラメータに具体的な値を指定しているが、Fig.1.2 では回路の動作の説明をするために必要な素子の番号だけが書かれている。また、接地(グランド)、抵抗の記号には異なるものを使用さ

れている。

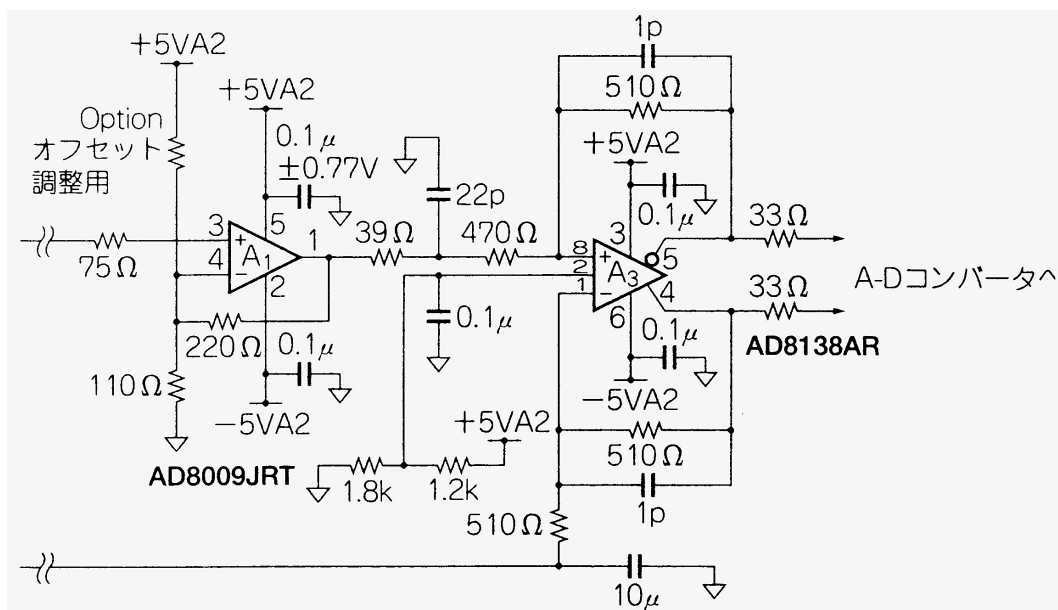


Fig. 1.1 回路の例(1)

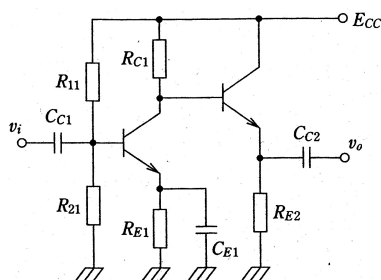


Fig. 1.2 回路の例(2)

このように、回路図に使用されている記号や回路図の書き方は、標準的なものに統一されている訳ではなく、その目的に合わせていろいろなものが混在しているのである。

1.3 回路素子の記号

回路記号の規格には JIS 規格 (JIS C 0617) , 国際規格である IEC 規格 (IEC C 60617) などがあり、この資料で「規格」という場合はこれらの規格を指している。また、これらの規格は定期的に改訂が行われているため、この改訂により同じ回路素子を表す記号が変わっていることもある。そこで、最新の規格を「新規格」、それに沿った記号を「新記号」と呼び、改訂された古い規格を「旧規格」、それに沿った記号を「旧記号」などと呼ぶことにする。本来ならば、これらの新規格に沿った回路記号を使用すべきであるが、実際には旧規格の記号や慣習的に使用されている記号が混在して使用されている。これらをすべて挙げる

のは煩雑すぎるので、受動素子、能動素子の中からよく使われている記号のみを紹介することにする。また、この資料では手書きで回路図を作成することを前提として説明を行なう。

回路シミュレータやプリント配線基板(Print Wiring Board:PWB)の設計のためのCADソフトウェアでは回路図を入力するための回路図エディタが付属していることがある。このような回路図エディタでは、ソフトウェアにより指定された記号を使用する必要がある。

回路シミュレータでは、シミュレーション条件なども回路図と一緒に記述する必要があることが多く、部品としては存在しない信号源などの記号を使用することがある。逆に、プリント配線基板用CADでは、機械素子であるスイッチ、ターミナル(端子)などについても記述が必要である。

回路記号は、図でその情報を伝えるものであるので、他の記号と区別が明確につき、見た目も見やすいものであることが要求される。したがって、手書きの場合には、直線の長さの差、角、曲線などがはっきりわかるような描き方をする必要がある。

1.4 回路図の描き方(暗黙のルール)

回路図は、正確に回路を表現するだけでなく、間違いなく読み取れる必要がある。そのため、暗黙のルールとして以下のようなものがある。(1)信号は原則として左から右に流れるように描く。逆向きや上下方向になる場合はそれが明確にわかるような形にする。(2)電源は接地(0V)を中心として、上がプラス、下がマイナスとなるように描く。したがって、電源端子への接続は、電圧がプラスの場合は下から上、電圧がマイナスの場合は上から下になる。

このルールにしたがうと、回路図は自然に横長になる。アナログ回路の場合は、フィードバックループを除けば、ほぼこのルールに従って描くことが出来る。デジタル回路の場合は、一番大きなLSIや集積回路を中心として、信号の流れがよくわかる描き方を工夫することになる。

Chapter 2

配線

2.1 配線の接続

回路図は回路素子とその接続関係を表現するものであるため、素子間の接続関係を正確に表現することは非常に重要である。配線が交差するか、接続するかを的確に表現できる記号として、交差には Fig.2.1(a)，接続には Fig.2.1(b) が用いられる。複数の配線が接続していることを強調するために Fig.2.1(c) のような描き方をすることもある。いずれ場合でも接続点には黒丸をつけ接続されていることを明確にする。

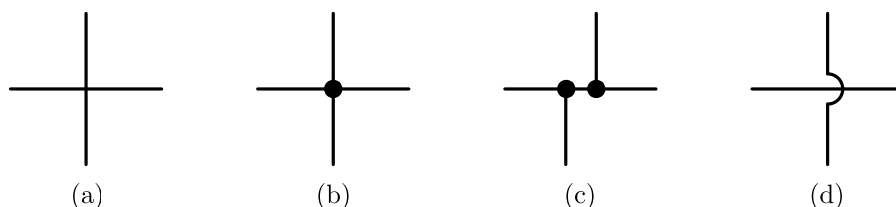


Fig. 2.1 配線の交差と接続 (a) 配線の交差, (b) 配線の接続, (c) 配線の接続 (複数配線の接続を強調), (d) 配線の交差 (使用しないこと)

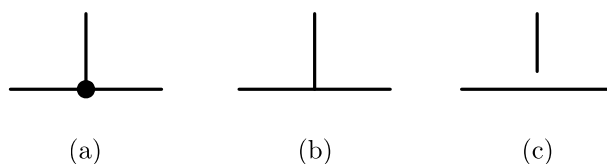


Fig. 2.2 配線の接続 (T字) (a) 配線の接続, (b) 配線の接続 (使用をさけること), (c) 配線の接続 (まちがいは)

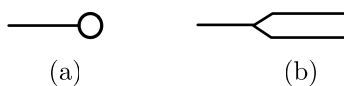


Fig. 2.3 回路の入出力端子

交差をあらわすために Fig.2.1(d) のような記号が用いられることもあるが、綺麗に書くのが難しく煩雑になるため使用しないこと。十字の接続でない Fig.2.2(b) のような T 字

型の接続の場合には，黒丸を省略しても問題ないと思われるが，表現を統一するために Fig.2.2(a) のように黒丸をつけたほうが良い．もちろん，Fig.2.2(c) のように接続しているかどうかよくわからない描き方をしてはいけない．

また，回路の入力，出力などには，Fig.2.3(a),(b) のような端子をつけ，どこにもつながらない配線がないようにする．このような端子には信号名を付けるのが普通の使い方である．

2.1.1 特殊な配線

上に述べた様な単純な配線以外に Fig.2.4 や Fig.2.5 のような記号が使用されることがある．Fig.2.4 は同軸ケーブルやシールドケーブルを表すために使われる記号である．このようなケーブルは規定の特性インピーダンスがあることを前提とした配線や信号が微弱であるため雑音などが加わるのを防ぐ必要があるときに使用される．同軸ケーブルとシールドケーブルの構造はほぼ同じで，芯線を網線やパイプによるシールド線で覆った構造になっている．このシールド線を接地することで，芯線を流れる信号の接地点との間のインピーダンスを一定の値としたり，浮遊容量を通じて雑音などが信号に加わるのを防いでいる．

平衡信号を伝達するための複数の芯線のあるシールドケーブルやシールドが2重になったシールドケーブルも存在する．また，LAN ケーブルのように同軸構造ではなく，2本の線を撚る（ツイステッドペアと呼ばれる）ことで規定の特性インピーダンスを実現したものもある．いずれにしても，これらのケーブルを必要とする配線にはケーブルの種類，特性についての記述が必要となる．これらのケーブルを表現する記号には慣習的に用いられているものが多い．

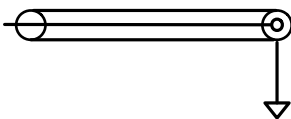


Fig. 2.4 同軸ケーブル，シールドケーブルを表す記号の例

Fig.2.5 はバス配線と呼ばれ，関連する複数の配線をまとめて扱うための記号である．



Fig. 2.5 バス配線を表す記号の例

バス配線を回路図で使用する目的には（1）回路図の各部分に共通に接続されている信号をまとめて表現することで，回路図を見やすくする，（2）配線長をそろえるために実際に束ねた様な形で配線することを表現する，などがある．

Fig.2.5 ではバス配線を太い線で表現し，そこから分かれた個々の信号線を細い線で表現している．分岐している信号線には個々に信号名を付ける必要がある．

Chapter 3

接地と電源と増幅器

3.1 接地端子 (グランド)

接地 (グランド) の本来の意味は電位の基準点であり，回路図では共通の端子として扱われる．したがって，すべての接地端子は配線により接続されなければならない．この配線を回路図上に描くと煩雑で見にくくなるので，接地される端子であることを強調する意味も含めて接地端子を使用する．また，接地端子の記号が何種類もあるのは，単純な電位の基準以外の意味を持つからである．電子回路のグランドとして使用されるのは Fig.3.1(a) とそのバリエーションであり，Fig.3.2 に示されるその他の記号はそれぞれ異なる用途に使われる．

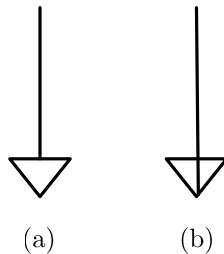


Fig. 3.1 接地を表す記号 (a) 接地を表す記号, (b)(a) の変種 .

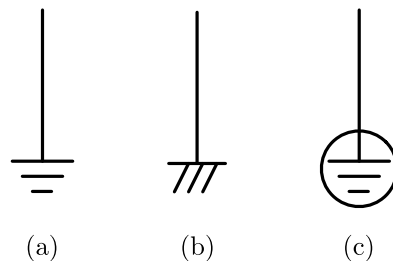


Fig. 3.2 接地を表す記号 (接続点による分類) (a) 接地 (電力線の電位の固定), (b) 機器の筐体 (箱) への接続 (フレーム接続), (c) 保護接地 (電気製品の漏電による感電を防ぐために使用されるもの)

Fig.3.2(b) は機器の筐体への接続であるフレームグランドを表す．大昔，電子回路を真空管で作成していたころは，シャーシよばれる金属製の箱に真空管のソケットや他の部品をねじ止めし部品をハンダ付けしていた．この時，シャーシをグランドして扱い部品の片側の足をシャーシに直接ハンダ付けする組み立て方法が広く用いられていた．現在ではこのよ

うな組み立て方法は使われていないが、記号がグランドとして使用されていることがある。現在はこの記号は筐体のグランド、つまり、フレームグランドを表し、複数の電子回路基板やモジュールの接地電位を共通化するために使用される。

Fig.3.2(c) は電気製品、たとえば、電子レンジや洗濯機などで漏電時に感電を防ぐ目的でつなぐアースを表し、Fig.3.2(a) は電力線の電位を固定するための大地接地を表す。このため、これらの記号が電子回路のグランドとして使用されることは、特殊な場合を除いてない。電子回路のグランドとしては Fig.3.1(a) とそのバリエーションが使用される。Fig.3.1(b) は Fig.3.1(a) の三角形の内部まで線を伸ばしたもので一筆書きで描けるためよく使われている。

3.1.1 接地端子の向き

回路図の描き方の暗黙のルールにしたがって、記号を縦にして上から端子に接続するように描くのが普通である。

3.1.2 アナログ/デジタル/電力回路が混在する場合

グランドは本来は1点であるべきである。なぜならば、少しでも物理的な配線が存在するとその配線に流れる電流により電位差が生じることになるからである。ところが、このような構成を現実の回路基板などで実現することは事実上できないので、配線として作成されることになる。そのため、グランドに電流が流れ、電位差により回路の動作に影響をあたえることになる。

特に、アナログ回路とデジタル回路、電力回路が混在する回路では、電流の変化の大きいデジタル回路や電流の大きい電力回路のグランド配線の電位が変動し、その影響が微小な信号を扱うアナログ回路にあわられることがある。

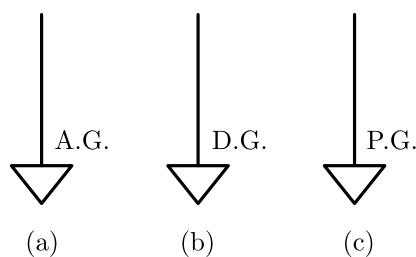


Fig. 3.3 接地を表す記号 (信号の種類による分類) (a) アナログ信号の接地 (Analog Ground), (b) デジタル信号の接地 (Digital Ground), (c) 電力信号の接地 (Power Ground)

このような回路では、それぞれの回路の性質に合わせてグランド配線を別々に配線し、それぞれを一点で接続することで、他の回路の影響を受けにくくする。以下の3つの記号、Fig.3.3(a),(b),(c) はそのために使用されるもので、グランド記号の脇に.A.G.,D.G,P.G などと記入することで、それぞれ、デジタル回路用グランド、アナログ回路用グランド、電力回路用グランドを区別している。なお、グランドを区別して記述する場合は、電源も区別さ

れていることが多い。

3.2 電源端子

電源も、接地端子と同様の理由で、電源端子を用いて表現する。ここでは、直流の電圧源で使用される記号を Fig.3.4 に示す。この記号は Fig.1.1 で用いられているもので電源配線への接続を表すものである。共通した電源配線に接続することを表しているのので、途切れた電源配線に配線が接続しているような記号になっている。Fig.3.4(a),(b),(c) では、配線が少し突き抜けた形になっているが、Fig.3.4(d) のように T 字型に接続した形でも良い。

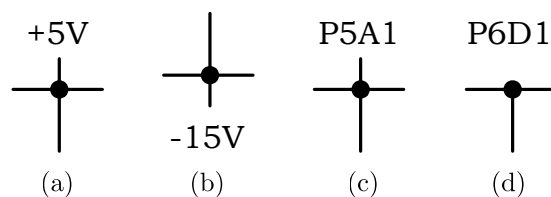


Fig. 3.4 電源を表す記号 (a)+5V, (b)-15V, (c)(d) 名前により区別された電源

電圧は Fig.3.4(a)(b) で示される様にその極性と値を記号のそばに記入する。また、電源端子も用途や電圧に応じて複数あることがあり、その場合は Fig.3.4(c)(d) で示される様に名前を記号のそばに記入する。

3.2.1 電源端子の向き

回路図の描き方の暗黙のルールにしたがって、プラスの電源には Fig.3.4(a) のように下から上向きで端子に接続、マイナスの電源には Fig.3.4(b) のように上から下向きで端子に接続するように描くのが普通である。

3.3 電源と信号源

ここで説明する電源や信号源は、電圧源では内部抵抗が 0、電流源では内部抵抗が無限大であると仮定できる理想的なものである。したがって、現実の部品としては存在しない。内部抵抗を表現する必要がある場合は、抵抗またはインピーダンスを電源や信号源に直列または並列に追加する。

Fig.3.5(a) は直流の電圧源をあらわす。直流の電圧源は長さの異なる 2 本の平行な直線で表現する。長い方の直線が + 端子、短い方が - 端子をあらわす。2 本の直線の長さに差がないとコンデンサの記号と紛らわしいため、長さの差がハッキリとわかるように 1 対 2 程度の差を付ける。

また、Fig.3.6(a) のように短い方は少し太く書くことが多いが、長さの差がはっきりしていれば同じ太さでも問題ない。なお、この記号は小学校や中学校の理科の教科書では電池の記号として扱われ、電圧により複数の記号を重ねた表現をすることがあるが、電圧源を表現

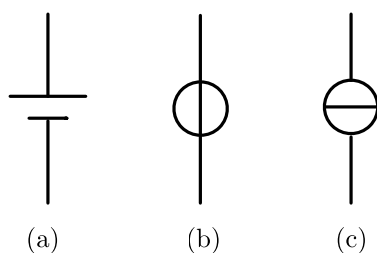


Fig. 3.5 電源の記号 (1) (a) 電圧源 (直流), (b) 電圧源, (c) 電流源

するために使用する場合は、重ねずに電圧を記号のそばに表記する。

Fig.3.5(b) は理想電圧源, Fig.3.5(c) は理想電流源を表す記号であり, 直流, 交流いずれの場合にも使用される。電源の極性, 電圧, 電流, 周波数, 波形などのパラメータは記号のそばに表記する。Fig.3.6(b) は電流源をあらわす。直流の場合は円の中に電流の流れる方向, 交流の場合は正の値を取る方向を表す矢印を描く。なお, 電流源としては Fig.3.6(c) の様に円を少しずらして描いたものも存在する。この記号では流れる電流と極性は電圧源と同様に記号のそばに表記する。

Fig.3.6(d) は回路シミュレータなどの回路図エディタで良く使われている信号源の記号である。直流, 交流, 波形の区別なく電圧源もしくは電流源として使用され, 電圧, 周波数などのパラメータはシミュレーションのための指示として記述される。

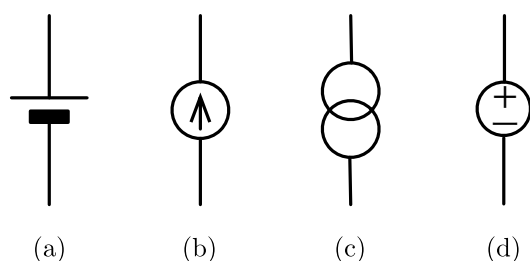


Fig. 3.6 電源の記号 (2) (a) 電圧源 (直流), (b) 電流源, (c) 電流源, (d) 信号源

Fig.3.7(a) は交流の電圧源をあらわす。円の中に1サイクル分のサイン波の波形を描く。この記号のバリエーションとして, Fig.3.7(b),(c) のように円の中の波の形を三角波, 矩形波にして信号波形をあらわすことがある。交流の電流源は直流と同じ Fig.3.5(b),(c) を使用する。交流の電圧源, 電流源は周波数または角周波数を電圧, 電流とともに指定する必要がある。これらの記号は, サイン波だけではなく, 一般的な信号源を表現するのにも使用される。

なお, 電圧源で電圧が0であるものは, 短絡 (ショート) された配線 (Fig.3.8(a)) と同じであり, 電流源で電流が0であるものは, つながれていない (開放) オープンな配線 (Fig.3.8(b)) と同じである。

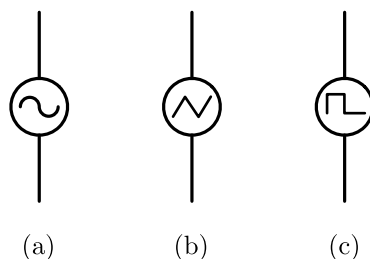


Fig. 3.7 信号源の記号 (a) 電圧源 (交流, サイン波), (b) 電圧源 (三角波), (c) 電圧源 (矩形波)

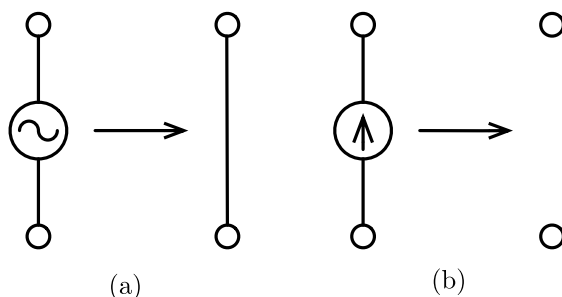


Fig. 3.8 電圧源と短絡, 電流源と開放 (a) 短絡した電圧源, (b) 開放した電流源

3.3.1 電源と信号源の向き

電源, 信号源にかかわらず記号は原則として縦に描く. 直流電源の場合, 回路図の描き方の暗黙のルールにしたがって, 上側がプラス, 下側がマイナスとなるように描くのが普通である. 交流電源, 信号源の場合は, 接地点 (0V) に対しての極性を考え, 上側がプラス, 下側がマイナスとなるように描くのが普通である.

3.4 制御 (従属) 電源

電圧源の電圧, 電流源の電流が別の端子間の電圧, または電流で制御される場合, 制御電源または従属電源と呼ぶ. 制御を電圧, 電流で行うかと, 電源が電圧源か電流源かで 4通りの組み合わせが存在し, それぞれを電圧制御電圧源 VCVS (Voltage Controlled Voltage Source), 電圧制御電流源 VCCS (Voltage Controlled Current Source), 電流制御電圧源 CCVS (Current Controlled Voltage Source), 電流制御電流源 CCCS (Current Controlled Current Source) と呼び, Fig.3.9(a),(b), Fig.3.10(a),(b) の様に表現する. これらの制御電源の制御端子は電圧, 電流源の制御する電圧の名前, 電流の名前を表記することで省略されることもある. 制御電源はバイポーラトランジスタ (BJT) や MOS FET などの能動素子をモデル化するために使用され, 現実の部品として存在することはない.

VCCS を使用した BJT の小信号モデルを Fig.3.11(a) に, VCCS を用いた MOS FET の小信号モデルを Fig.3.11(b) に示す. Fig.3.11(a) の BJT の小信号モデルではベースエミッタ間の入力電圧によりコレクタ電流が制御され, その係数を相互コンダクタンス g_m で表現

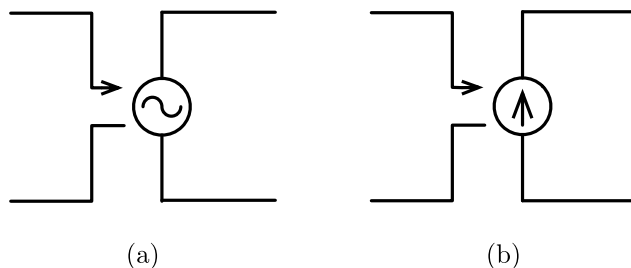


Fig. 3.9 電圧制御電源（信号源）の記号 (a) 電圧制御電圧源 (Voltage Controlled Voltage Source), (b) 電圧制御電流源 (Voltage Controlled Current Source)

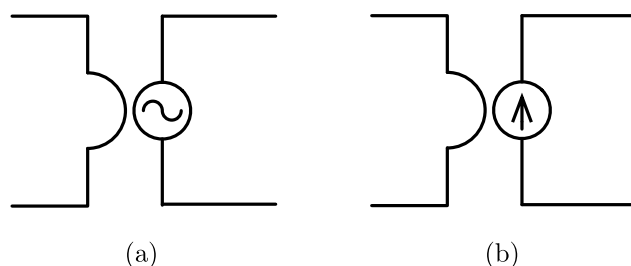


Fig. 3.10 電流制御電源（信号源）の記号 (a) 電流制御電圧源 (Current Controlled Voltage Source), (b) 電流制御電流源 (Current Controlled Current Source)

している．また，VCCS の制御端子は省略されている．Fig.3.11(b) の MOS FET の小信号モデルではゲートソース間の入力信号によりドレイン電流が制御され，その係数を相互コンダクタンス g_m で表現している．

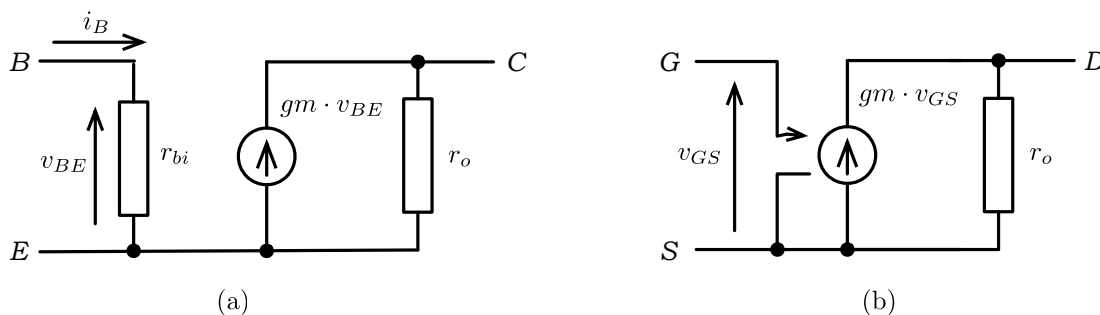


Fig. 3.11 電圧制御電源を用いたトランジスタのモデル (a)BJT の小信号モデル, (b)MOS FET の小信号モデル

3.4.1 制御（従属）電源の向き

電源や信号源信号源と同じように記号は原則として縦に描く．

3.5 増幅器

回路動作の説明の際に抽象的な増幅器が必要となることがある．Fig.3.12(a)(b) は，そのような場合によく使用される増幅器の記号である．Fig.3.12(a) では二等辺三角形の底辺にの

中央が入力，鋭角の頂点が出力である．手書きの場合は，高さを底辺の長さの 1.5 倍程度にするとバランスよく見える．この記号では，入力、出力信号の接地端子は省略されている．この端子を省略しない場合には，Fig.3.12(b) のような長方形の記号が使われることがある．

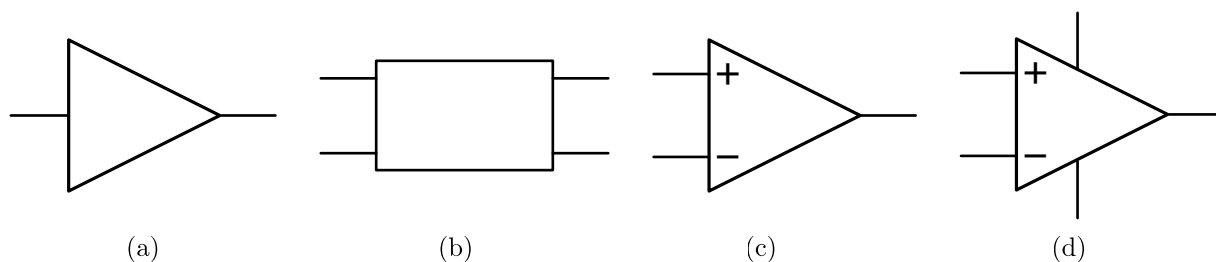


Fig. 3.12 増幅器の記号 (a) 一般化された増幅器．左側が入力，右側が出力，(b) 一般化された増幅器 (4 端子)，(c) OP アンプのようなプラス入力，マイナス入力をもつ増幅器，(d)(c) の増幅器に電源端子をつけたもの

Fig.3.12(c)(d) はオペアンプ (演算増幅器) などをあらわすのに用いられる記号で，Fig.3.12(a) との違いは，入力端子が 2 つあり，「+」のついた端子の電圧と「-」のついた端子の電圧との差を増幅する．手書きする場合，底辺の長さの 3 分の 1 から 4 分の 1 ほど角からはなして二つの入力端子を描くとよい．これらの記号では，入力、出力信号の接地端子は省略されている．端子を省略しない場合には，Fig.3.12(b) のような長方形の記号がよく使われる．

Fig.3.12(a),(b),(c) いずれの場合も，電源，グランド配線は，実際には配線されているが，省略することが多い．電源と接続する場合には，Fig.3.12(d) のように斜辺の中央付近から配線をのばすのが普通である．

一般的なオペアンプを表す場合には Fig.3.12(c),(d) のような記号が使われるが，オペアンプにはオフセット電圧 / 電流やバイアス電圧 / 電流などを微調整するための端子をもつものや，Fig.1.1 で使われている素子のように平衡出力となっているものがある．このようなオペアンプの記号は Fig.3.12(c),(d) の記号に端子が追加されたものになる．

3.5.1 増幅器の向き

回路図の描き方の暗黙のルールにしたがって信号が左から右に流れるように描くのが原則であり，横向きに描くのが普通だが，フィードバックなどでは向きは任意になる．この場合，Fig.3.12(a) のような 3 角形の記号では信号の向きが明確にわかるが，Fig.3.12(b) のような 4 角形の記号では入力と出力を明記する必要がある．

Chapter 4

受動素子

4.1 抵抗

抵抗は Fig.4.1(a) から (e) のような長方形で表現する．これ以外に Fig.4.2(a) から (e) のような「ギザギザ」の記号も使われている．この記号は，規格が改訂されるまで長年使われてきたもので，現在でも使用されることがある．

ところが，長方形の記号は従来より一般的なインピーダンスを表す記号として使用されることもあったため，紛らわしい状態になってしまっている．このため，実数の抵抗に「ギザギザ」の記号を使用し，虚数部分のあるインピーダンスには長方形の記号を使用するという区別をして，二つの記号を混ぜて使用している場合もある．

現在の教科書や専門書などは古い記号と新しい記号が混在しているが，徐々に新しい記号が使われるようになると考えられる．

回路部品としての抵抗は，使用している材料，精度，許容電力，実装方法などにより数多くの種類があるが，記号としては統一されている．それらを Fig.4.1(a) から (e) に示す．手書きする場合は，長方形の縦と横の比を 3 から 4 対 1 にするとバランスよく見える．

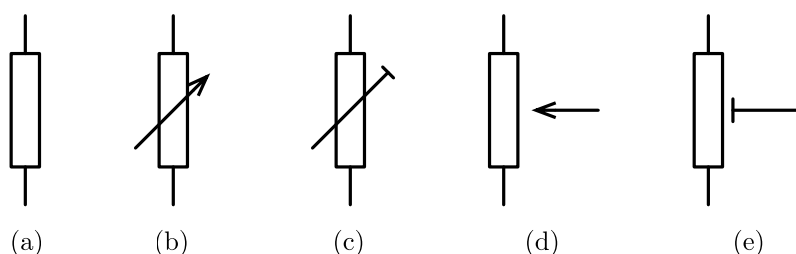


Fig. 4.1 抵抗の記号 (a) 固定抵抗，(b) 可変抵抗 (2 端子)，(c) 半固定抵抗 (2 端子)，(d) 可変抵抗 (3 端子)，(e) 半固定抵抗 (3 端子)，長方形の縦と横の比を 3 から 4 対 1 にするとバランスよく見える．

Fig.4.1，(b) と (c) は可変抵抗，Fig.4.1，(d) と (e) は半固定抵抗である．可変抵抗は音量などを調整するために値を変えたいときに使用する．全体の抵抗値が変わるものと，タップの位置で抵抗値が変わるものと 2 種類がある．値が変わることをあらわすのに矢印を使用している．半固定抵抗は，回路の動作の調整を行うために抵抗値を変えたいときに使用する．可変抵抗と同じく，全体の抵抗値が変わるものと，タップの位置で抵抗値が変わるもの

と2種類ある。値が変わることをあらわすのにTの縦棒が伸びたような記号を使う。可変抵抗と半固定抵抗の違いは、使い方にある。可変抵抗は、機器を使用するときいろいろな値（たとえば音量など）を変えるために使用し、半固定抵抗は、機器の作成時に動作の調整を行うために使用する点にある。つまり、可変抵抗は値を頻繁に変えるためのもので、半固定抵抗は一度調整したら値を変えないようにするためのものである。なお、半固定抵抗は値を微調整する意味でトリマ (Trimmer) と呼ばれることもある。

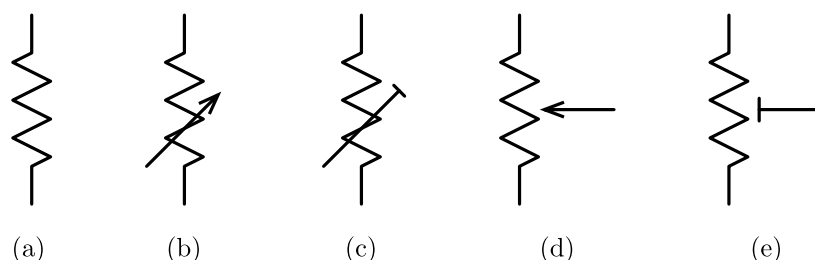


Fig. 4.2 抵抗の記号 (旧記号) (a) 固定抵抗, (b) 可変抵抗 (2端子), (c) 半固定抵抗 (2端子), (d) 可変抵抗 (3端子), (e) 半固定抵抗 (3端子), 「ギザギザ」の角をはっきりと描き, 数は3つ程度とし, 左右で同じ数にするとバランスよく見える。

以下の Fig.4.2(a) から (e) の記号は従来から使われていた「ギザギザ」の抵抗の記号である。Fig.4.2(a) は固定抵抗である。手書きをする場合は、「ギザギザ」の角をはっきりと描き, 数は3つ程度とし, 左右で同じ数にすること。

4.2 キャパシタ (コンデンサ)

回路部品としてのキャパシタ (コンデンサ) は, 構造や電極間の絶縁材料の材質により多様な種類がある。抵抗との大きな違いは, 極性があるキャパシタが存在することである。この極性のあるキャパシタの代表的なものが電解コンデンサである。したがって, 記号でも極性のないキャパシタと極性のあるキャパシタは区別されている。

キャパシタを表す記号は, 並行平板を表す2本の平行な同じ長さの直線を基にしたもので, 極性のある場合は, 直流電位の高い側に接続する端子に「+」の記号を書く。なお, 極性のあるキャパシタは極性を逆に接続するとほとんどのものが短絡 (ショート) 状態になる。極性の表示があるのはこのためであり, 実際に回路を作成する場合は注意すること。

キャパシタの記号には, 極性以外の内部構造の違いを反映した, 数々のバリエーションがあるがここでは省略する。

また, 「コンデンサ」という名称は, 日本以外では「キャパシタ (Capacitor)」と呼ばれることが多い。その場合, コンデンサという名前は一般的には空調などに使用される熱蓄積器を意味する。

Fig.4.3(a) は極性のない容量が固定のキャパシタを表す記号。横線の長さと同隔の比率は1対3から4とし, 2本の直線は並行で同じ長さに見えようするとバランスよく見える。印刷物では横線の太さを太くすることが多いが, 手書きでは気にする必要はない。

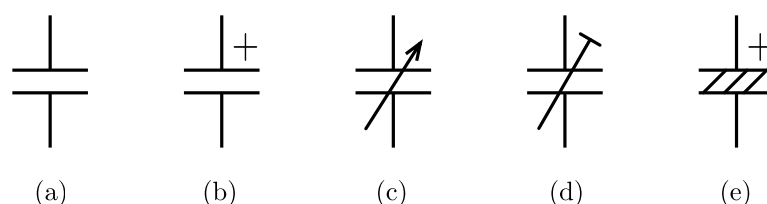


Fig. 4.3 キャパシタの記号 (a) キャパシタ, (b) 極性のあるキャパシタ, (c) 可変キャパシタ, (d) 半固定キャパシタ (トリマ), (e) 電解コンデンサ (キャパシタ) の旧記号, 横線の長さと同隔の比率は 1 対 3 から 4 とし, 2 本の直線は平行で同じ長さにするるとバランスよく見える.

Fig.4.3(b) は電解コンデンサなどの極性があるキャパシタの記号．電位の高い側につなげる端子に「+」を描く．なお，新規格では極性のあるあるキャパシタはその極性だけを表示することになり，Fig.4.3(e) のような斜め線はなくなった．このような斜め線の入った記号を描く場合は，斜め線の数を 3 本程度とする．

Fig.4.3(c) と (d) は容量を変えることのできるキャパシタ．「可変」と「半固定」の差は抵抗の場合と同じである．Fig.4.3(c) を「バリコン」, Fig.4.3(d) を半固定抵抗の場合と同じように「トリマ」と呼ぶこともある．

4.3 インダクタ (コイル)

「コイル」という名前は電線を巻いてある様子から名づけられたものであり，インダクタが本来の名前である．なお，ロープを巻いてあるものもコイルと呼ばれる．新規格の記号は，Fig.4.4, (a) から (c) のようにループを巻かずに半楕円を並べたものである．手書きをする場合は，横長の楕円を半分にしたものを 4 つ程度並べると考えると描きやすい．電線を巻いてある様子を表している Fig.4.5 は古くから使用されている記号である．手書きする場合は 3 から 4 回程度 (2 回では少ない) 大きさの揃ったループを描く．

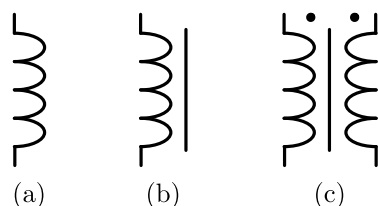


Fig. 4.4 インダクタの記号 (a) インダクタ, 横長の楕円を半分にしたものを 4 つ程度並べる, (b) コア入りインダクタ, (c) トランス

インダクタには，インダクタンスを大きくするために，鉄，フェライトや合金をコア (芯) としたものが存在する．旧記号では，コアがある場合は，コアが鉄系 (合金を含む) の場合は直線 (Fig.4.5(b)) で，フェライト系の場合は点線 (Fig.4.5(c)) で表現していた．新記号では，コアの種類による差がなくなり，Fig.4.4(b) のようにすべて直線で表すことになった．

トランス (Fig.4.4(c), Fig.4.5(d)) は 2 組以上のコイルを 1 つのコアに巻いてある様子で表現する．また，信号の位相を表現するために，すべての巻き線が同一方向に巻いてあるとし

た場合の巻きはじめを表す点を追加することがある。

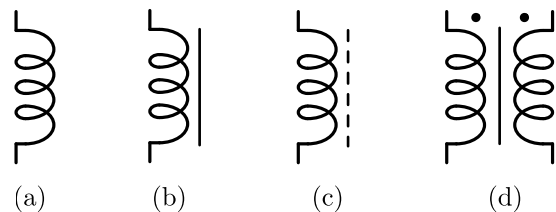


Fig. 4.5 インダクタの記号（旧記号） (a) インダクタ，3 から4回程度大きさの揃ったループを描く，
(b) コア（鉄系）入りインダクタ，(c) コア（フェライト系）入りインダクタ，(d) トランス

Fig.4.6 は複数の巻き線と巻き線にタップがあるトランスの例である．このようなトランスの主な目的は交流電圧の変換であり，電源などで使用される．

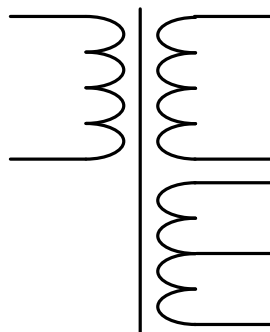


Fig. 4.6 トランスの記号 3巻き線，タップ付き

Chapter 5

能動素子（半導体）

5.1 ダイオード

ダイオード表す記号は Fig.5.1, (c),(d) を基本として, 数々のバリエーションがある. 一般的に電流を一方にのみ流すことができる素子は PN 接合の有無にかかわらずダイオードと呼ばれ, 似たような記号が使用される. PN 接合の P 側をアノード (Anode), N 側をカソード (Cathode) と呼ぶ (Fig.5.1(a)). アノードは A と略記し, カソードは K と略記することが多い. なお, この資料における Fig.5.1(a) に示すような半導体の構造は PN 接合などの構造の説明のための概念的なものである.

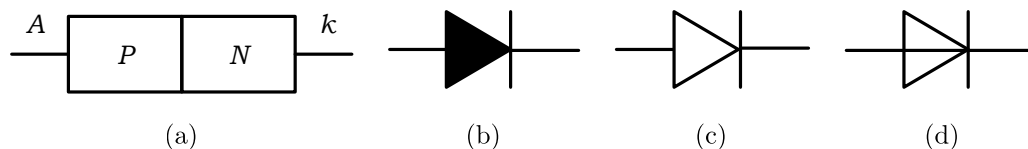


Fig. 5.1 ダイオードの構造と記号 (a) 構造, (b) 記号 (塗りつぶし), (c) 記号 (塗りつぶしなし), (d) 記号 (手書きに適したもの)

回路記号は P 側を底辺とする三角形と縦線で N 側を表現する. 印刷物では Fig.5.1(b) のように三角形を塗りつぶしたものが多く, Fig.5.1(c)(d) のように塗りつぶさなくてもよい. また, 縦線は太く印刷されることも多いが, 手書きでは細い線で問題ない.

半導体素子としてのダイオードには数々の種類があり, その構造も多岐にわたり, 新たな素子も開発され続けている. これらの素子の記号も, 規格化されたもの, 習慣的に用いられるものなど多数あり, すべてを紹介することはできないため, 良く使用されるもののみを紹介する. なお, 記号は構造よりも機能に重点を置き決められているので, 構造が全く異なっても, 同じ様な機能, 用途の素子は同じ記号で表されることがあるで注意すること.

5.1.1 PN 接合をあらわす矢印

半導体をあらわす記号では PN 接合を P から N への矢印 (Fig.5.2) であらわすことが多い. BJT のように複数の PN 接合がある場合は, そのうち 1 つ (BJT ではエミッタ) を矢印であらわして端子の識別に使用する. この矢印も, 印刷物では塗りつぶした Fig.5.2(b) や (c) の

ようなものが使用されることが多いが，手書きでは Fig.5.2(a) のようなもので良い．

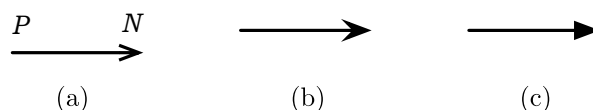


Fig. 5.2 PN 接合を表す矢印 (a) 矢印は P から N の方向， (b) 塗りつぶしのある矢印 (1)， (c) 塗りつぶしのある矢印 (2)

5.1.2 各種ダイオード

Fig.5.3 から Fig.5.5 によく使用されるダイオードの記号を示す．いずれも，図に向かって左側がアノード，右側がカソードである．

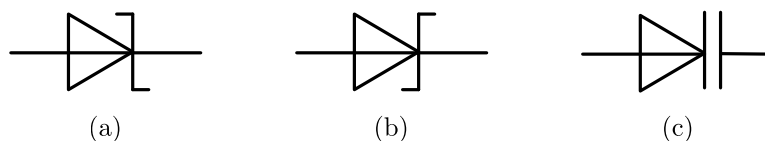


Fig. 5.3 いろいろなダイオード (その 1) (a) ツェナー・ダイオード (縦棒が Z), (b) ショットキー・バリアダイオード (縦棒が S), (c) 可変容量ダイオード (縦棒が 2 本)

Fig.5.3(a) はツェナーダイオードに代表される定電圧ダイオードを表す記号．電圧によりツェナー効果とアバランシュ効果を利用したものに分かれるがいずれも同じ記号を使用する．カソードを右側としてカソードをあらわす線が Z になるよう描く．印刷物ではこの Z の上辺，下辺が外側に開いた記号 (Fig.5.4(a)) も使用される．Fig.5.3(b) はショットキーダイオードを表す．このダイオードはショットキー障壁効果を利用したダイオードで N 接合はない．カソードを右側としてカソードをあらわす線が S になるように描く．S であることを強調した Fig.5.4(b) のような記号も使用される．Fig.5.3(c) はバリキャップ (Varicap) などの可変容量ダイオードをあらわす記号で，カソードを表す線を 2 本にする．バリキャップは Variable Capacitance Diode の略で，バラクタ (varactor) と呼ばれることもある．

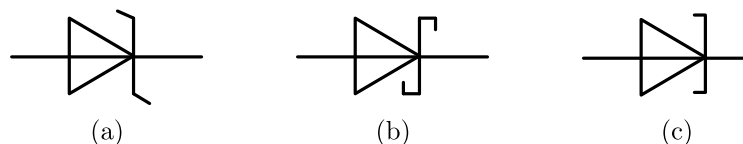


Fig. 5.4 いろいろなダイオード (その 2) (a) ツェナー・ダイオード, (b) ショットキー・バリアダイオード, (c) エサキダイオード

Fig.5.4(c) は江崎ダイオード (Esaki diode) またはトンネルダイオード (tunnel diode) を表す記号．量子トンネル効果を利用したダイオードで，順方向の「負性抵抗」が現れる電圧領域を利用する．1957 年に江崎玲於奈が発明した．江崎は 1973 年にトンネル効果の発見によりブライアン・ジョセフソンと共にノーベル物理学賞を受賞している．

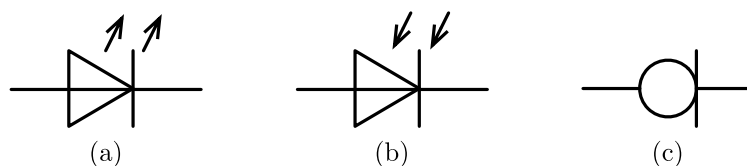


Fig. 5.5 いろいろなダイオード(その3) (a) 発光ダイオード(LED), レーザダイオード(LD) (光が出る) (b) フォトダイオード, APD(光が入る), (c) 定電流ダイオード

Fig.5.5(a) はLED に代表される光の出るダイオード．レーザダイオードも同じ記号を使用するが，LED と区別するためにLD などと別記されることが多い．光の出る様子を2本の矢印で表している．この矢印の数は1本であることもある．Fig.5.5(b) はLED やLD とは逆に光が入ると電流の流れるフォトダイオード．光の入る様子を2本の矢印であらわす．光通信で受光素子として用いられるAPD(Avalanche Photodiode) は，アバランシェ増倍と呼ばれる現象を利用して受光感度を上昇させたダイオードで，普通のフォトダイオードとは異なる構造であるが，記号としては同じものが使用される．LED,LD の区別と同様にAPD と別記されることが多い．

Fig.5.5(c) は流れる電流が定電流となる定電流ダイオード(CRD)である．アノードからカソードに流れる電流が一定になるダイオードで，内部構造は接合型FETのゲートをソースを接続したもので，接合型FETのゲート・ソース間電圧が0の時のドレイン電流がドレイン・ソース間電圧が変わってもほぼ一定であるという性質を利用したものである．アノード側の電位が高い状態で使用するのが基本で，逆方向に電圧を掛けると短絡(ショート)状態になるので注意すること．三角形が塗りつぶしの丸になっている．

5.2 バイポーラトランジスタ(BJT)

NPN型(Fig.5.6)とPNP型(Fig.5.7)がある．ベースを制御端子として，ベース電流によりエミッタからコレクタに流れるメジャーキャリアの量を制御し，それによってコレクタ電流を制御する素子である．エミッタとベース間のPN接合を矢印で表してエミッタとする．コレクタとエミッタを区別するのは，コレクタ側とエミッタ側で不純物濃度が異なるためである．印刷物では縦線を太くしてしてあることが多いが，手書きでは細い線でよい．エミッタをあらわす矢印は塗りつぶされたものであることもあるが，手書きではFig.5.6(b), 5.7(b)のような線でよい．

Fig.5.6(b), 5.7(b) は，古くから使われている記号で，コレクタをあらわす線とエミッタをあらわす線が接しているが，規格での記号はFig.5.6(c), 5.7(c)のような離れている．また，Fig.5.6(b), 5.7(b)を丸でかこったFig.5.8(a),(b)のような記号が使われることもある．

Fig.5.9(a) は光が入るとコレクタ電流が流れるフォトトランジスタである．ベース接合に入射された光によって電流が流れる．増幅度があるため普通のフォトダイオードと異なり弱い光にも反応する．Fig.5.9(b) は，集積回路等の内部で使われる複数のエミッタを持つト

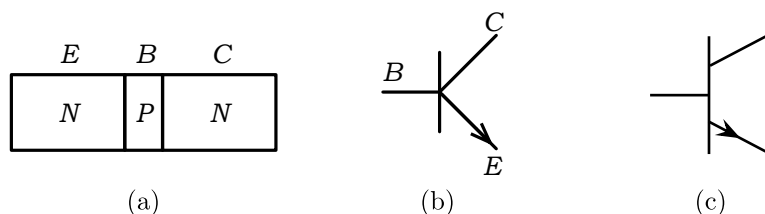


Fig. 5.6 パイポーラトランジスタ (NPN) の構造と記号 (a) 構造, (b) 記号. エミッタに外向きの矢印, (c) コレクタ, エミッタが離れた記号

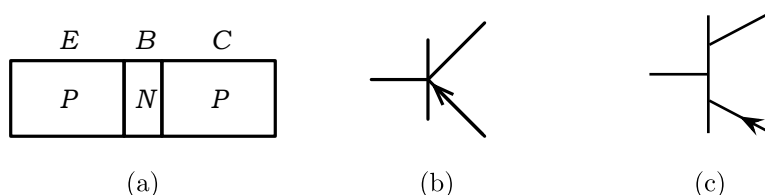


Fig. 5.7 パイポーラトランジスタ (PNP) の構造と記号 (a) 構造, (b) 記号. エミッタに内向きの矢印, (c) コレクタ, エミッタが離れた記号

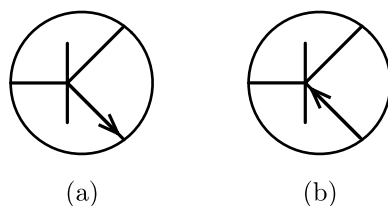


Fig. 5.8 丸で囲われた BJT の記号 (a)NPN 型, (b)PNP 型

ランジスタ (Multi-Emitter Transistor) である.

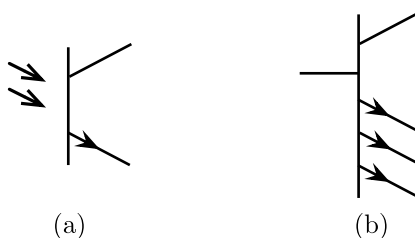


Fig. 5.9 フォトトランジスタとマルチ・エミッタ・トランジスタ (a) フォトトランジスタ (NPN 型), (b) マルチ・エミッタ・トランジスタ (NPN 型)

5.3 接合型 FET (JFET)

ゲートとソース (ドレイン) 間の PN 接合に逆バイアスを掛け, 生じる空乏層によりソースとドレイン間のチャンネルに流れる電流を制御する素子. PN 接合があるので「接合型 FET」と呼ばれる. チャンネルの種類により N チャンネル (Fig.5.10) と P チャンネル (Fig.5.11) がある. Fig.5.10(b) または Fig.5.11(b) のようにゲートとチャンネル間の PN 接合を矢印で表す

記号や Fig.5.10(c) または Fig.5.11(c) のようにゲートとソース間の PN 接合を矢印で表す記号が使用される．なお，接合型 FET はゲート・ソース間電圧が 0 でもドレイン電流のながれるデプリション (Depletion) 型である．

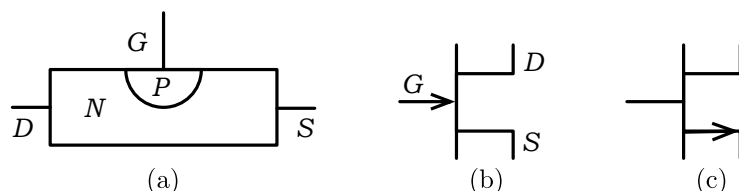


Fig. 5.10 接合型 FET (N チャンネル) の構造と記号 (a) 構造, (b) ゲートとチャンネル間の PN 接合を矢印で表す, (c) ゲートとソース間の PN 接合を矢印で表す.

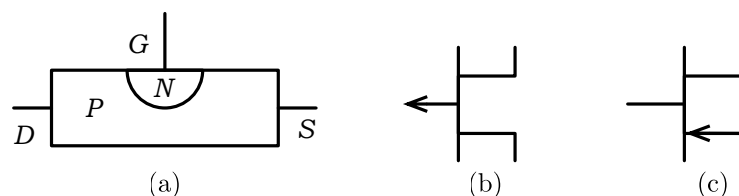


Fig. 5.11 接合型 FET (P チャンネル) の構造と記号 (a) 構造, (b) ゲートとチャンネル間の PN 接合を矢印で表す, (c) ゲートとソース間の PN 接合を矢印で表す.

5.4 MOS FET

シリコン基板とシリコン酸化膜 (SiO_2) 上のゲート電極の間の電界によりチャンネルを作り, ソースとドレイン間の電流を制御する素子. MOS はゲート電極 (M), 酸化膜 (O), 基板 (S) をあらかず (Fig.5.12, Fig.5.13). この素子は 4 端子の素子であるが, LSI 内部で使用される場合は基板電極をグランドまたは電源に接続することが多いので, 基板電極を省略することもある. 基板電極はサブストレート, バックゲートなどと呼ばれ, sub,B などと表記される.

MOS FET にはゲート・ソース間電圧が 0 のときにドレイン電流のながれないエンハンスメント (Enhancement) 型とゲート・ソース間電圧が 0 のときにドレイン電流の流れるデプリション (Depletion) 型があるが, 実際に使用されるのは大部分がエンハンスメント型である.

Fig.5.12(b), 5.13 (b) の記号は, 基板電極を省略し, P チャンネルのゲートには丸を描くことで N チャンネルと P チャンネルの区別をつけている. Fig.5.12(c), 5.13 (c) の記号は, ソース・基板間の PN 接合を矢印で表したものである. いずれの記号も LSI 内部の回路を記述するためにも用いられるものである.

MOS FET は電力用や高周波回路用を除くと単独の部品として使用されることがまれで

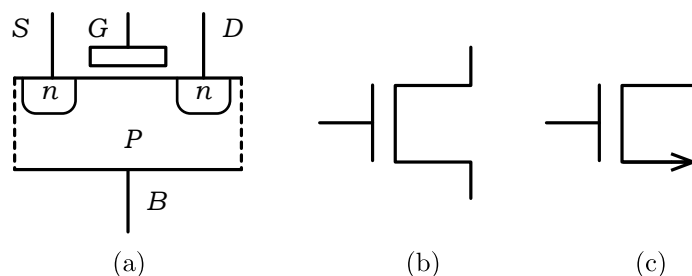


Fig. 5.12 MOS FET (Nチャネル)の構造と記号 (a) 構造, (b)(c) 記号. LSI 内部でよく用いられるもので, 基板電極は省略されている.

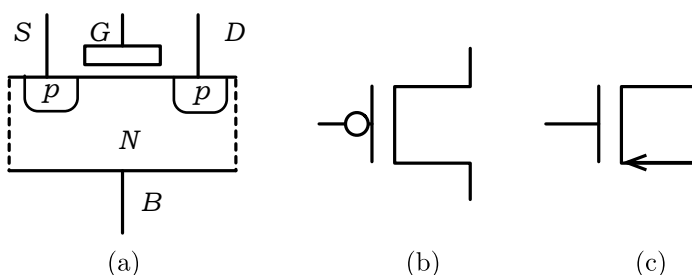


Fig. 5.13 MOS FET (Pチャネル)の構造と記号 (a) 構造, (b)(c) 記号. LSI 内部でよく用いられるもので, 基板電極は省略されている.

あり, L S I 内部の素子ではソースとドレインの構造が対称であることが多いため, ソースとドレインの区別を表示しない記号が用いられることが多い. これらの記号はすべてエンハンスメント型であり, デプリション型の素子を記述する場合は Dep. などと別記するか, チャンネル部分 (縦棒) を太くした記号などが用いて区別をする.

バリエーションは基板電極の記述方法, ソースとドレインの区別の方法により生じている. Fig.5.14(a),(b) は, Fig.5.12(b),5.13(b) に基板電極端子を加えたもの. Fig.5.15(a),(b) は, ソースと基板間の PN 接合を矢印で表したもので, 矢印のついているのが基板電極である. Fig.5.16(a),(b) は, ゲートの位置をソース側に移動して, ソースとドレインの区別をつけたものである. Fig.5.17(a),(b) は, ソース端子に矢印をつけ, 向きで N,P チャンネルを区別をつけたものである.

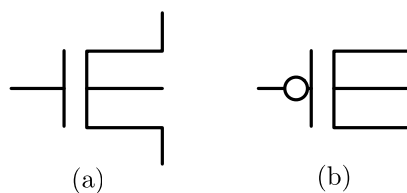


Fig. 5.14 MOS FET の記号 (その 2) 図 5.12,5.13 の記号にバックゲート端子を加えたもの. (a)N チャンネル, (b)P チャンネル

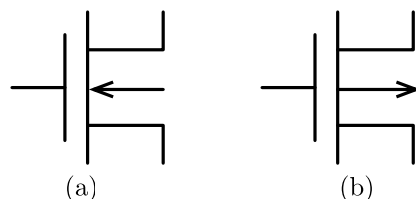


Fig. 5.15 MOS FET の記号 (その 3) バックゲート端子の矢印の方向で N,P チャンネルを区別 . (a)N チャンネル, (b)P チャンネル

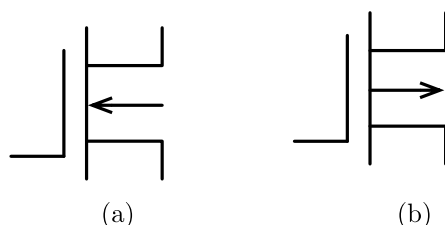


Fig. 5.16 MOS FET の記号 (その 4) 図 5.15 に加えて, ゲート端子の位置をずらしてソース端子の位置を表したもの . (a)N チャンネル, (b)P チャンネル

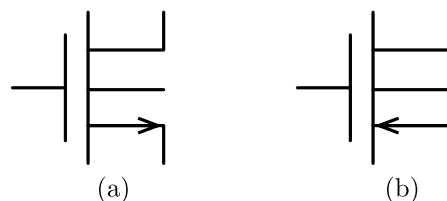


Fig. 5.17 MOS FET の記号 (その 5) ソース端子に矢印をつけ, 向きで N,P チャンネルを区別 . 矢印の向きが図 5.15,5.16 と異なることに注意 . (a)N チャンネル, (b)P チャンネル

5.4.1 電力用 MOS FET

Fig.5.18,5.19,5.20 は電力用 MOS FET に用いられる記号である . 電力用 MOS FET はソース, ドレインが非対称な構造であることが多く, ソース端子を明確に表すことができる記号が用いられる . これは, 大電流を流すために基板の表面に対して垂直な方向に電流を流れる構造となっているものが多いためである . このような構造では基板電極端子がソース端子に接続されているので, 基板電極端子がソース側に接続されている記号を用いることが多い .

Fig.5.18(a),(b) と Fig.5.19(a),(b) の違いは, エンハンスメント型であることを強調するための切れ目が入っているかどうかである . 電力用 MOS FET は, スwitching素子として用いられるためエンハンスメント型であると考えてよい . また, ゲート・ソース間の保護用のツェナーダイオードやソース・ドレイン間にボディダイオードあるいはフライホイールダイオードと呼ばれるダイオードを内蔵したものがある .

Fig.5.19(a),(b) はソース, ドレイン間にダイオードがつけられた記号である .

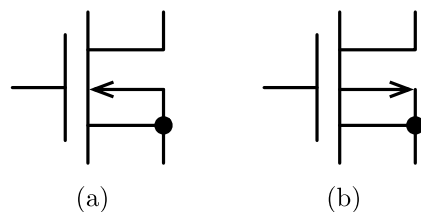


Fig. 5.18 電力用 MOS FET の記号 (その 1) バックゲート端子がソース端子に接続されているもの . (a)N チャンネル, (b)P チャンネル

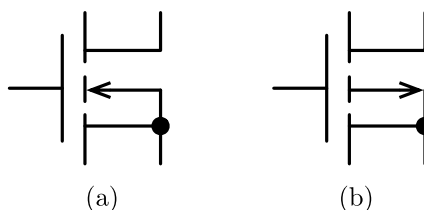


Fig. 5.19 電力用 MOS FET の記号 (その 2) エンハンスメント型であることを強調するために, チャンネルを表す縦棒に切れ目のあるもの . (a)N チャンネル, (b)P チャンネル

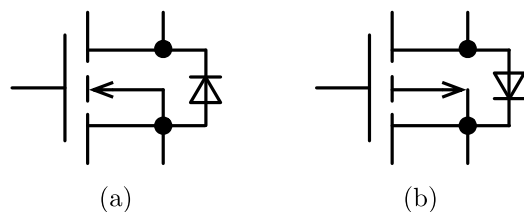


Fig. 5.20 電力用 MOS FET の記号 (その 3) 図 5.19 にダイオードを追加したもの . (a)N チャンネル, (b)P チャンネル

5.5 電力用半導体素子

ここでは, MOS FET 以外の電力用素子についての記号を説明する . なお, 大部分の電力用半導体素子はスイッチング素子である .

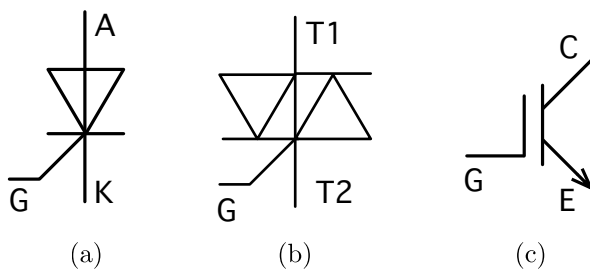


Fig. 5.21 電力用半導体の記号 (a) サイリスタ (Thyristor, SCR), (b) 双方向サイリスタ (トライアック: TRIAC), (c) 絶縁ゲート・バイポーラ・トランジスタ (IGBT: Insulated Gated Bipolar Transistor)

Fig.5.21(a) はサイリスタ (Silicon Controlled Rectifier) と呼ばれる素子で, ゲート端子

に制御信号を入力することで、順方向の電流をオフ状態からオン状態にスイッチできる素子。(逆方向は普通のダイオードと同じでオフ状態) Fig.5.21(b) は双方向サイリスタまたはトライアックと呼ばれ、サイリスタを互いに逆方向に二つ接続したもので、双方向の電流をスイッチできる。これらの素子はオン状態にスイッチすることは出来るが、電流を0付近まで下げないとオフ状態にすることが出来ないので交流の制御に用いられる。また、スイッチングに必要な時間が大きいので主に商用電源 (50Hz または 60Hz) の制御に用いられる。

Fig.5.21(c) は絶縁ゲート・バイポーラ・トランジスタ (IGBT : Insulated Gated Bipolar Transistor) と呼ばれる素子の記号である。サイリスタよりも高速に動作し、入力信号によりオン・オフでき、また、電力用 MOS FET の様にオン抵抗による発熱の問題が少ないため大電力の高速スイッチングが可能な半導体素子である。